

TSMCレクチャー2025 on X-nics CIESセミナー

先端CMOSテクノロジー デバイス、プロセス、設計、パッケージング

本レクチャーでは、半導体デバイス、モジュールによるプロセスフロー、FinFET 技術の設計と技術の共同最適化、3D パッケージングなど、半導体産業の実践の概要を説明します。高度な CMOS 技術の起源と方向性、直面した課題、解決策を明らかにします。



アジェンダ

参加申込など詳細はこちら→

日時	トピックス	講師	概要
2025/4/11 4:40~6:10PM	Semiconductor introduction	篠原 昌	Semiconductor industry, Foundry business, TSMC and JASM overview.
2025/4/18 4:40~6:10PM	Device physics and basic process flow introduction	荒川 伸一	Device physics : PN junction, MOS characteristics Basic process flow introduction
2025/4/25 4:40~6:10PM	Process module : Lithography, ETCH	荒木 俊二	Process module LIT introduction
		長畑 和典	Process module ETCH introduction
2025/5/2 4:40~6:10PM	Process module : PVD, CVD, CMP	檜山 晋	Process module PVD/CVD/CMP introduction
2025/5/16 4:40~6:10PM	(1) Process module : DIF (2) Manufacturing AMHS	松永 武志	Process module DIF introduction, Manufacturing AMHS introduction
2025/5/23 4:40~6:10PM	3D package	安原 隆太郎	Advanced packaging technology of semiconductor devices
2025/5/30 4:40~6:10PM	Design and Technology Co-Optimization on FinFET technology	安井 卓也	Introduce design differences between FinFET and Planar technology. Advanced design mythology to optimize PPA (Performance, Power Area) on standard cell, analog, and 3DIC designs. Explain the difference between FinFET and Planar using those three examples.
2025/6/6 4:40~6:10PM		新居 浩二	

対象 学生、及び指導教員 言語 日本語

主催 東北大学国際集積エレクトロニクス研究開発センター
台湾セミコンダクター・マニファクチャリング・カンパニー(TSMC)

共催 東北大学
スピントロニクス融合半導体創出拠点

 九州大学
価値創造型半導体人材育成センター

問合せ 東北大学スピントロニクス融合半導体創出拠点
副拠点長(拠点内外連携担当) 品田 高宏
shinada@cies.tohoku.ac.jp

X-nics教育事務局
xnics-kyomu@grp.tohoku.ac.jp